

DVS-Berichte Band 272

Elektronische Baugruppen und Leiterplatten EBL 2012

Hochentwickelte Baugruppen aus Europa

6. DVS/GMM-Tagung
vom 14. bis 15. Februar 2012 in Fellbach

Wissenschaftlicher Leiter:
K.-D. Lang, Berlin

Veranstalter:
Deutscher Verband für Schweißen und verwandte Verfahren e. V.
(DVS) und
VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und
Feinwerktechnik (GMM)

mit CD-ROM

DVS Media GmbH

Inhaltsverzeichnis

- 1 Keynote 1**
Die Embeddingtechnologie und deren Industrialisierung 11
H. Stahr, AT & S Austria Technologie & Systemtechnik AG, Leoben, Österreich;
A. Birkhold, Robert Bosch GmbH, Schwieberdingen
- 2 Keynote 2**
**Anforderungen an Hochleistungsbaugruppen: Leiterplattentechnologie für Automotive-
Steuergeräte**
J. Benzler, Robert Bosch-GmbH, Stuttgart
ohne Beitrag
- 3 Keynote 3**
Anforderungen an Hochvolt Elektronik aus der Sicht eines Fahrzeugherstellers
A. Willikens, J. Freytag, J. Mahrle, W. Müller, W. Unger, Daimler AG, Sindelfingen
ohne Beitrag
- 4 Keynote 4**
Aktuelle wirtschaftliche Lage und Rohstoffsituation in der Elektroindustrie
A. Gontermann, ZVEI e.V., Frankfurt am Main
ohne Beitrag

Zuverlässiges Systemdesign

- 5 Strombelastbarkeit von Layouts – Design, Simulation und Messung 21**
J. Adam, ADAM Research, Leimen; M. Mitchell, Robert Bosch GmbH, Schwieberdingen
- 6 Gestaltungsmöglichkeiten von starrflexiblen Leiterplatten 25**
M. Wille, Schoeller-Electronics GmbH, Wetter
- 7 Sensitivitätsanalyse der Zuverlässigkeitssimulation von Lötverbindungen bezüglich ihrer
Eingangsparameter mittels eines Finite Elemente Modells 31**
R. Greszczynski^{1,2}, D. Meyer¹, M. Nowotnick², R. Lebrun¹
¹Robert Bosch GmbH, Schwieberdingen; ²Universität Rostock
- 8 Vergleich von Montagetechniken für Hochtemperatursensoren 37**
R. Zeiser, P. Wagner, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK
- 9 Zuverlässiges Systemdesign eines hochkomplexen Boards zur seriellen Hochgeschwindig-
keitsdatenverarbeitung**
S.-H. Voß, J. Krüger, M. Bärwolff, P. Gregorius, Fraunhofer-Institut für Nachrichtentechnik
Heinrich Hertz-Institut, Berlin
Beitrag wurde nicht geliefert
- 10 Zuverlässige Elektronik unter extremen Einsatzbedingungen 43**
S. Rathgeber, E. Peter, A. Otto, Robert Bosch GmbH, Schwieberdingen; J. Wilde, Albert-Ludwigs-
Universität Freiburg – IMTEK

Leiterplattentechnologien

- 11 FPC – neue Anwendungsbereiche und Modultechnologie 49**
F. Höcklin, H. Braun, H. Schenk, Mektec Europe GmbH, Weinheim
- 12 Aluminium in der Leiterplatte – Fremdkörper oder Nutzbringer? 53**
C. Lehnberger, ANDUS ELECTRONIC GmbH, Berlin
- 13 Von ganzheitlichen Wärmelösungen bis hin zu integrierten Steuer- und Regelsystemen –
IMS Technologie von morgen 57**
N. Krütt, FELA Leiterplattentechnik GmbH, Villingen-Schwenningen
- 14 Starrflexible Leiterplatten heute 61**
C. Kalkmann, ILFA GmbH, Hannover
- 15 Leiterplatten als Trägersubstrate für das Millimeterband 65**
J. Schauer, R. Fiehler, KSG Leiterplatten GmbH, Gornsdorf
- 16 Vorteile der Laserdirekt-Belichtung bei der Herstellung von impedanzkontrollierten
Leiterplatten 69**
N. Wittenberg, F. Hattenbauer, ggp-Schaltungen GmbH, Osterode

Entwicklungstendenzen der Systemintegration

- 17 Ultradünne Chips in flexibler Elektronik 73**
S. Endler, E. A. Angelopoulos, S. Ferwana, C. Harendt, M.-U. Hassan, J. N. Burghartz, Institut
für Mikroelektronik Stuttgart
- 18 Flexible Schaltungsträger mit eingebetteten, flexiblen ICs 79**
J. Wolf¹⁾, C. Harendt²⁾, J. Kostelnik¹⁾, A. Kugler³⁾, H. Rempp²⁾
¹⁾Würth Elektronik GmbH & Co. KG, Rot am See; ²⁾Institut für Mikroelektronik Stuttgart;
³⁾Robert Bosch GmbH, Waiblingen
- 19 Einbettung von Ultraschallwandler- und Elektroniksystemen in CFK-Strukturen für
die sensorische Strukturüberwachung 85**
B. Boehme¹⁾, M. Roellig^{2,1)}, G. Lautenschlaeger^{1,2)}, M. Franke³⁾, J. Schulz³⁾, K.-J. Wolter¹⁾
¹⁾Technische Universität Dresden; ²⁾Fraunhofer-Institut für zerstörungsfreie Prüfung IZFP-D, Dresden;
³⁾Cotesa GmbH, Mittweida
- 20 Elektro-optische Leiterplatte 91**
F. Betschon, M. Halter, S. Beyer, T. Lamprecht, vario-optics ag, Heiden, Schweiz
- 21 Fertigungstechnik für dünnglasbasierte, hybride elektro-optische Leiterplatten:
elektrische Durchkontaktierung, optische Wellenleiter, Freistellungen und Mehrlagen-
verpressung 95**
H. Schröder, N. Arndt-Staufenbiehl, L. Brusberg, Fraunhofer-Institut für Zuverlässigkeit und
Mikrointegration IZM, Berlin; K. Richlowski, C. Ranzinger, Contag GmbH, Berlin
- 22 Flexible Mikroverdrahtungsstrukturen für implantierbare Elektroden 105**
R. Schmidt¹⁾, M. Zwanzig²⁾, D. Marcos³⁾, A. Wirth¹⁾, M. Seckel²⁾, T. Löher²⁾
¹⁾Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; ²⁾Technische Universität
Berlin; ³⁾Universidad pública de Navarra, Spanien

Substrate und Bauelemente

- 23 Basismaterialien für Leiterplatten – Entwicklungen bei Harzen, Glasgeweben und Kupferfolien 111**
S. Ehrler, Multilayer Technology GmbH & Co. KG, Böblingen
- 24 Hochfrequenz-Packaging-Substrate auf Basis von LCP 119**
M. Hauer, D. Schulze, Dyconex AG, Bassersdorf, Schweiz
- 25 Klimarobuste Leiterplatten für Elektroantriebe 123**
H. Trageser, Continental AG, Nürnberg
- 26 Herausforderungen in der Produktion bei Flachbaugruppen mit thermischen Anbindungen für die Automobilelektronik 127**
S. Egerer, ContiTemic microelectronic GmbH, Ingolstadt; M. Eisenbarth, Continental Teves AG & Co. oHG, Frankfurt/Main

Hochtemperatur/Leistungselektronikbaugruppen

- 27 Selektive Verbindungstechnik für die Leistungselektronik 133**
M. Fehrenbach, Eutech GmbH, Dußlingen
- 28 Entwicklung und Erprobung kaltgasgespritzter Schaltungsträger für Leistungselektronik- anwendungen 139**
E. Rastjagaev, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK;
B. Wielage, T. Grund, S. Kümmel, Technische Universität Chemnitz
- 29 Alterungsverhalten bleifreier Zinnbasislote im Temperaturbereich bis 200 °C 145**
T. Herberholz, A. Fix, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock
- 30 Prozessoptimierung beim Selektivlöten für Anwendungen in der Leistungselektronik 153**
S. Wege, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Oberpfaffenhofen;
H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe
- 31 Temperatur- und Lötbeständigkeit von Lötstopplacken – wo sind die Grenzen der Belastbarkeit? 159**
M. Suppa, D. Schucht, Lackwerke Peters GmbH & Co. KG, Kempen
- 32 Qualitätsverbesserung von Baugruppen durch Integration von aktiven und passiven Bauelementen in Leiterplatten – Aktueller Stand der Technologie 2012 165**
T. Hofmann, Hofmann Leiterplatten GmbH, Regensburg
- 33 Schaltungskonzepte und Prozesstechnik – Ergebnisse aus dem Förderprojekt VISA: Integration von Halbleiterbauelementen 171**
T. Hofmann, S. Gottschling, B. Schuch, Continental AG, Nürnberg; A. Neumann, Schweizer Electronic AG, Schramberg; P. Sommer, Chemnitzer Werkstoffmechanik GmbH

Baugruppenfertigung und Verbindungstechnik

- 34 Sichere manuelle Lötprozesse an bleifreien elektronischen Baugruppen 175**
H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe

35	Erkenntnisse, Handlungsempfehlungen und Verfahrenslimitierungen zur Nacharbeit und Reparatur elektronischer Baugruppen	181
	T. Lauer, Cassidian Electronics EADS Deutschland GmbH, Ulm	
36	Porenbildung auf der Endoberfläche: Einflussfaktoren und Modell	187
	T. D. Ewald ^{1,2)} , N. Holle ¹⁾ , K.-J. Wolter ²⁾	
	¹⁾ Robert Bosch GmbH, Stuttgart; ²⁾ Technische Universität Dresden	
37	Effekte von Beimengungen und Verunreinigungen in bleifreien Loten und Auswirkungen auf Lötprozesse	193
	W. Kruppa, Stannol GmbH, Wuppertal	
38	Zuverlässigkeit von mittels Niedertemperatur-Verbindungstechnik (NTV) gesinterten Silberschichten	197
	C. Früh, M. Günther, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock	
39	Mikrowellenhärtung von Beschichtungen und Vergussmassen für elektronische Baugruppen	203
	M. Nowotnick, F. Bremerkamp, T. D. Bui, Universität Rostock	
40	3-D-Schablonentechnologie – Schablonendruck auf Substraten mit mehreren aktiven Ebenen	209
	H. Grumm, Christian Koenen GmbH, Ottobrunn	
41	Lotpastendruckverständnis für den Pin-in-Paste-Prozess	
	D. Meyer ¹⁾ , M. Wagner ¹⁾ , M. Beintner ¹⁾ , K. Meier ²⁾ , A. Wonisch ³⁾ , T. Kraft ³⁾	
	¹⁾ Robert Bosch GmbH, Schwieberdingen; ²⁾ Technische Universität Dresden; ³⁾ Fraunhofer-Institut für Werkstoffmechanik IWM, Freiburg	
	<i>Beitrag wurde nicht geliefert</i>	
42	Einsatz eines Diagnosesystems zur Optimierung der Druckparameter im Pastendruckprozess	215
	F. W. Nolting, diplan GmbH, Erlangen; M. Rösch, J. Franke, Friedrich-Alexander-Universität Erlangen-Nürnberg	
43	Zuverlässigkeit hochminiaturisierter Flip-Chip-Baugruppen mit Leiterplatten in Subtraktivtechnologie	219
	R. Dohle, T. Friedrich, J. Goßler, Micro Systems Engineering GmbH, Berg; G. Georgiev, KSG Leiterplatten GmbH, Gornsdorf	
44	Alternative Drahtwerkstoffe für den Einsatz im Wedge/Wedge-Bond-Prozess	227
	U. Geißler, Technische Universität Berlin; E. Milke, P. Prenosil, Heraeus Materials Technology GmbH & Co KG, Hanau; M. Schneider-Ramelow, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; K.-D. Lang, Technische Universität Berlin	

Analyseverfahren, Prozess- und Produktprüfung

45	ICT vs. FKT, oder muss ich überhaupt testen?	233
	H. Baka, M. Bader, Digitaltest GmbH, Stutensee-Blankenloch	

46 Experimentelle und numerische Untersuchungen zur Lebensdauerabschätzung von Durchkontaktierungen in Leiterplatten	237
R. Schacht ²⁾ , T. Nowak ¹⁾ , H. Walter ^{1,3)} , B. Wunderle ^{3,4)} , M. Abo Ras ^{5,6)} , D. May ⁷⁾ , O. Wittler ¹⁾ , K.-D. Lang ^{1,7)}	
¹⁾ Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; ²⁾ Hochschule Lausitz, Senftenberg; ³⁾ Fraunhofer-Institut für Elektrische Nanosysteme ENAS, Chemnitz; ⁴⁾ Technische Universität Chemnitz; ⁵⁾ Berliner Nanotest GmbH, Berlin; ⁶⁾ Micro Materials Center Berlin e.V.; ⁷⁾ Technische Universität Berlin	
47 Eine effiziente Methodik zur Vorhersage der Lebensdauer von bleifrei gelöteten BGA-Lötstellen	243
E. Zukowski, D. Pustan, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK	
48 Lebensdauervorhersage für Lötstellen mit der X-FEM	249
A. Menk, O. Lanier, Robert Bosch GmbH, Gerlingen	
49 3D – Lotpasteninspektion – closed loop Regelung mit Schablonendrucker	255
U. Schulze, Zollner Elektronik AG, Zandt	
50 Zuverlässigkeitsbewertung neuer Leiterplattentechnologien auf Basis der Online-Widerstandsmessung im Temperaturwechseltest	259
S. Frühauf ¹⁾ , D. Grumbach ²⁾ , E. Leske ²⁾ , K. Schmieder ¹⁾ , U. Weber ²⁾ , K. Weise ¹⁾	
¹⁾ KSG Leiterplatten GmbH, Gornsdorf; ²⁾ LWS Mess- und Labortechnik GmbH, Radeburg	
51 Automatische Optische Inspektion (AOI) in der Elektronikfertigung	267
P. Wölflick, Continental AG, Nürnberg	
52 Die Korrosion von Kupfer durch verschiedene Schadgase und Schadgas-Gemische	273
G. Vogel, Siemens AG, Amberg	

Substrate und Bauelemente

53 Benetzungseigenschaften von bleifreien Lotpasten	279
J. Trodler, Heraeus Materials Technology GmbH & Co KG, Hanau; J. Albrecht, K. Wilke, R. Knofe, Siemens AG, Berlin	
54 Das Phänomen der effektiv negativen thermischen Dehnungskoeffizienten an DCB-Substraten für Leistungsanwendungen	283
R. Dudek, Fraunhofer-Institut für Elektronische Nanosysteme ENAS, Chemnitz; J. Hammacher, Chemnitzer Werkstoffmechanik GmbH, Chemnitz; R. Kohl, B. Schuch, Continental AG, Nürnberg	
55 Zuverlässigkeitssteigernde Maßnahmen für die Chip-On-Board Technologien durch die Vermeidung von Chipbrüchen	291
M. Steiert, J. Wilde, Albert-Ludwigs-Universität-Freiburg – IMTEK	